1. INTERFEJS SYSTEMOWY MINIKOMPUTERA MERA-400

1.1. Krótka charakterystyka.

Minikomputer MERA-400 zbudowany jest z modułów łączących się ze sobą poprzez interfejs systemowy. Modułami takimi są: procesory przetwarzające informację, pamięci operacyjne przechowujące informację, kanały sterujące urządzeniami wejścia-wyjścia takimi jak np. czytnik czy perforator taśmy papierowej, kanały sterujące pracą szybkich pamięci zewnętrznych np. pamięci dyskowych, autonomicznie jednostki sterujące bardzo szybkimi urządzeniami zewnętrznymi oraz kanały specjalne, np. kanał automatyki. Dzięki takiej modułowej organizacji systemu posiadacz ograniczonego zestawu minikomputera może go stopniowo rozbudowywać do konfiguracji maksymalnej przedstawionej na rys. 1.1. Maksymalny zestaw łączący się przez interfejs systemowy mogą tworzyć: dwa procesory oraz dwa bloki systemowe pamięci operacyjnej dla każdego procesora po 32K słów ~~każdy~~, 15 bloków pamięci operacyjnej o pojemności 32K słów ~~każdy~~, 16 kanałów znakowych, pamięciowych, multipleksorowych, albo automatyki lub autonomicznych jednostek sterujących.

Interfejs systemowy minikomputera MERA-400 składa się z centralnej szyny informacyjnej i układów rezerwacji tej szyny. Przez interfejs systemowy zwracają się do pamięci operacyjnej procesory, kanały i autonomiczne jednostki sterujące szybkich urządzeń i pamięci zewnętrznych, procesory do kanałów i kanały do procesorów.

Każde wykorzystanie interfejsu nazwano dalej transmisją. Transmisja poprzez interfejs systemowy przebiega w sposób asynchroniczny.

W danej chwili do centralnej szyny informacyjnej może być dołączony tylko jeden moduł nadawczy inicjujący transmisję i jeden moduł odbiorczy. Do zajmowania interfejsu służą specjalne układy. Każdy moduł, który może żądać dostępu do interfejsu posiada własny układ rezerwacji interfejsu. Układów rezerwacji nie posiadają moduły pamięci operacyjnej. Wszystkie moduły łączące się z interfejsem mają odpowiednie układy nadawania i odbierania sygnałów.

Moduł nadawczy uzyskuje dostęp do szyny po wysłaniu do swojego układu rezerwacji sygnału zgłoszenia i uzyskaniu zwrotne-

go sygnału zezwolenia. Zgłoszony moduł uzyskuje sygnał zezwolenia pod warunkiem, że szyna informacyjna jest wolna i żaden moduł o wyższym priorytecie nie żąda dostępu do niej.
Po zarezerwowaniu interfejsu systemowego może nastąpić właściwe wykorzystanie interfejsu, zwane transmisją.

1.2. Transmisja

Aby dokonać transmisji informacji między dwoma modułami systemu należy przede wszystkim zarezerwować do tego celu interfejs. Po dokonaniu rezerwacji moduł występujący z inicjatywą transmisji wysyła do innego modułu sygnały, które umownie nazwać można "pytaniem". Jeżeli pytanie zostanie rozpoznane przez adresata, to wysyła on "odpowiedź" po wykorzystaniu informacji zawartej w pytaniu.
Skład pytań i odpowiedzi dla poszczególnych rodzajów transmisji opisany jest dalej.
Po otrzymaniu odpowiedzi i wykorzystaniu zawartej w niej informacji nadawca zdejmuje sygnały "pytania". W następstwie tego adresat zdejmuje sygnały "odpowiedzi", a nadawca zwalnia interfejs dla innych użytkowników, zdejmując sygnał zgłoszenia. Na rys. 1.2 zostały pokazane zależności czasowe dla sygnałów występujących w interfejsie podczas transmisji.
W interfejsie MERY-400 wszystkie sygnały pytania powinny się rozpoczynać i kończyć jednocześnie. Dotyczy to także sygnałów odpowiedzi.
W przypadku nie otrzymania odpowiedzi w określonym czasie nadawca kończy transmisję w trybie awaryjnym.
W następnych rozdziałach zostały opisane poszczególne rodzaje transmisji.

1.3. Zapis i odczyt informacji z pamięci operacyjnej.

Zapisu informacji do pamięci operacyjnej bądź też odczytu z niej może dokonać procesor, kanał bezpośredniego dostępu sterujący pamięciami zewnętrznymi lub innymi urządzeniami oraz jednostki sterujące urządzeń dołączonych bezpośrednio do interfejsu systemowego, nazywane dalej autonomicznymi jednostkami sterującymi. Na linie interfejsu systemowego zostają wtedy wysłane przez inicjatora transmisji następujące sygna-

ły:
W - sygnał wiodący zapisu
R - sygnał wiodący odczytu
Sygnały W lub R wykluczają się wzajemnie.
DT - 16 bitowe słowo informacji podawane przez nadawcę przy zapisie informacji do pamięci operacyjnej (wraz z sygnałem W)
NB - 4 bitowy numer bloku pamięci operacyjnej
AD - 16 bitowy adres przesyłanego słowa w wybranym bloku pamięci operacyjnej
PN - 1 bitowy numer procesora, określający z którym blokiem numer 0 pamięci operacyjnej odbywa się transmisja.

Powyższe sygnały tworzą "pytanie". "Odpowiedź" wysyła pamięć operacyjna po rozpoznaniu swojego adresu. Skład odpowiedzi jest następujący:
DT - 16 bitowe słowo informacji w przypadku odczytu z pamięci (gdy w pytaniu występuje sygnał R)
OK - potwierdzenie rozpoznania pytania. Sygnał ten w przypadku odczytu z pamięci jest wysyłany w momencie wysłania przez pamięć informacji na szyny DT. W przypadku zapisu - po wykorzystaniu informacji na szynach DT ~~i~~ oraz adresu NB i AD wysyłanych przez nadawcę.
PE - sygnał wysyłany przez pamięć przy odczycie z niej informacji, gdy zostanie wykryty przez układy kontroli pamięci błąd parzystości. Sygnał ten wysyłany jest zamiast sygnału OK ~~razem~~ wraz z odczytaną informacją na szynach DT.
Przebiegi czasowe zapisu i odczytu informacji pokazane zostały na rys. 1.3.

1.4. Przesłanie lub pobranie informacji sterującej.

Inicjatorem transmisji tego typu jest procesor. Przesłanie informacji sterującej powoduje wykonanie określonych operacji przez urządzenia dołączone do systemu, a w pamięci operacyjnej - dokonuje programowego jej podziału na segmenty. Przesłanie lub pobranie informacji sterującej jest inicjowane zawsze przez procesor.
Skład pytania jest następujący:
S - sygnał wiodący przesłania
F - sygnał wiodący pobrania.
Sygnały S i F wzajemnie się wykluczają.
PN - 1 bitowy numer procesora
NB - 4 bitowy numer bloku pamięci operacyjnej /gdy QB=1/

QB - wskaźnik systemu
AD - 16 bitowy adres odbiorcy.
Znaczenie poszczególnych bitów na szynach AD jest następujące:
0 - 7 - kod operacji sterującej
8 - 10 - numer urządzenia w kanale lub numer rejestru adresu logicznego w pamięci operacyjnej
11 - 14 - numer kanału gdy bit 15 ma wartość 0 logicznego lub numer modułu pamięci gdy bit 15 ma wartość 1
15 - wyróżnik rodzaju adresata: 1 logiczna oznacza kanał lub autonomiczną jednostkę sterującą, 0 logiczne - pamięć operacyjną.
DT - dla transmisji z sygnałem wiodącym S - 16 bitowe rozszerzenie szyn AD dla pewnych operacji zakodowanych na bitach ~~szynach~~ AD 0-7. Informacja przesyłana po szynach AD przez nadawcę zależy od urządzenia, do którego jest wysyłana.

Skład odpowiedzi jest następujący:
OK - potwierdzenie przyjęcia przesłania
EN - stwierdzenie, że adresat jest zajęty
PE - oznacza wykrycie błędu parzystości przez niektóre urządzenia w czasie operacji pobrania informacji sterującej
DT - informacja sterująca wysyłana przez adresata w czasie operacji pobrania z sygnałem wiodącym F.
Przebiegi czasowe przesłania i pobrania informacji sterującej przedstawione zostały na rys. 1.4.

1.6. Przerwania

Odbiorcą przerwań jest zawsze procesor. Nadawcą może być inny procesor, kanał lub autonomiczna jednostka sterująca pośredniczącą w zgłaszaniu przerwań między urządzeniami i procesorem.
Zgłaszając przerwanie nadawca wysyła na linie interfejsu następujące sygnały:
IN - sygnał wiodący przerwania
DT - 16 bitowy adres nadawcy, gdzie poszczególne bity oznaczają:
0 - priorytet przerwania, gdy nadawcą jest drugi procesor: 1 logiczna oznacza niski priorytet, 0 logiczne wysoki

11 - 14 - numer kanału, gdy nadawcą jest kanał lub autonomiczna jednostka sterująca

15 - rodzaj nadawcy: 0 logiczne oznacza kanał, 1 logiczna - procesor.

Pozostałe bity linii DT są niewykorzystane.

PN - numer procesora nadającego, gdy nadawcą przerwania jest inny procesor lub numer procesora - odbiorcy, gdy nadawcą jest kanał lub autonomiczna jednostka sterująca.

Po rozpoznaniu swojego numeru procesor wysyła w odpowiedzi sygnał OK.

Przebiegi czasowe zgłaszania przerwania przedstawione zostały na rys. 1.6.

1.7. Obsługa przerwania

Gdy procesor przystępuje do obsługi zgłoszonego uprzednio przerwania pobiera jego specyfikację, tj. informację ~~od nadawcy~~ o przyczynie czy rodzaju przerwania. W tym celu wysyła ~~do nadawcy~~ żądanie podania informacji sterującej jak w p. 1.4:

F - sygnał wiodący pobrania informacji sterującej

PN - numer procesora obsługującego przerwanie

AD - 16 bitowy adres odbiorcy przesłania, przy czym znaczenie poszczególnych bitów jest następujące:

0 - 7 - wyróżniony kod, oznaczający żądanie podania specyfikacji przerwania

11 - 14 - numer kanału lub autonomicznej jednostki sterującej, której przerwanie jest obsługiwane

15 - równy 0 logicznemu.

Pozostałe bity linii AD są niewykorzystane.

QB = 0

W odpowiedzi kanał lub autonomiczna jednostka sterująca, które rozpoznały swój numer wysterowują następujące linie:

OK - potwierdzenie przyjęcia rozkazu

DT - 16 bitowe linie informacyjne, na których poszczególne bity zawierają:

0 - 7 - specyfikację przerwania

8 - 10 - numer urządzenia.

Pozostałe bity linii DT są niewykorzystane.

Przebiegi czasowe przesyłania specyfikacji przerwania przedstawione zostały na rys. 1.7.

1.8. Zestawienie linii interfejsu minikomputera MERA-400.

W - sygnał wiodący rozkazu zapisu informacji do pamięci operacyjnej. Wysyłany jest przez autonomiczne kanały bądź autonomiczne jednostki sterujące oraz przez procesory, a odbierany przez pamięci operacyjne.

R - sygnał wiodący rozkazu odczytu informacji z pamięci operacyjnej, wysyłany i odbierany jak wyżej.

S - sygnał wiodący rozkazu przesłania informacji sterującej z procesora do kanału, autonomicznej jednostki sterującej lub pamięci operacyjnej

F - sygnał wiodący rozkazu pobrania informacji sterującej przez procesor wysyłany i odbierany jak wyżej

IN - sygnał wiodący zgłoszenia przerwania. Wysyłany jest przez procesor do innego procesora lub przez kanał bądź autonomiczną jednostkę sterującą do procesora.

OK - sygnał potwierdzający przyjęcie lub wysłanie informacji lub przerwania

EN - sygnał oznaczający nieprzyjęcie informacji

PE - sygnał oznaczający wykrycie błędu parzystości

QB - wskaźnik systemu. QB=1 oznacza, że rozkaz pochodzi z bloku użytkowego pamięci operacyjnej, QB=0 - z bloku systemowego ~~(nr 0)~~ (o numerze 0)

PN - linia numeru procesora

~~NB 0 - 3 - linie numeru bloku pamięci operacyjnej~~

NB 0 - 3 - linie numeru bloku pamięci operacyjnej

AD 0 -15 - linie adresu w blokach pamięci operacyjnej przy rozkazach R lub W

- linie, po których przesyłany jest adres urządzenia i kanału oraz kod operacji przy rozkazach S i F oraz IN

DT 0 -15 - linie informacji

ZG 1 - 4 - sygnały zgłoszenia się do interfejsu. Każdy układ rezerwacji interfejsu może obsłużyć 4 użytkowników. Sygnał ZG1 ma najwyższy priorytet, ZG4 - najniższy.

ZW 1 - 4 - sygnały zezwolenia na zajęcie interfejsu. Układy rezerwacji interfejsu wysyłają tylko jeden sygnał ZW w odpowiedzi na sygnały zgłoszenia ZG,

ZZ 1 - 4 - masa przesyłana jako sygnał obecności danego modułu.